

## **UMA REVISÃO SOBRE FERRAMENTAS PARA AUXÍLIO NO ENSINO DE ARQUITETURAS DE COMPUTADORES**

**OLIVEIRA, Ingrid Fortes Vasconcelos  
MEINHARDT, Cristina  
ingridespsav@hotmail.com**

**Evento: Seminário de Ensino  
Área do conhecimento: Ciências Exatas e da Terra**

**Palavras-chave:** Computação, Arquiteturas de Computadores, Simulador.

### **1 INTRODUÇÃO**

O ensino de arquitetura e organização de computadores, fornecido nos anos iniciais dos cursos de computação, visa fornecer aos alunos os conceitos básicos para o entendimento e projeto a nível arquitetural desses sistemas. A compreensão do funcionamento dos componentes de um computador, tais como as funções de cada componente, a construção desses sistemas e as vantagens e desvantagens que cada estratégia adota, são assuntos nos quais muitos alunos sentem dificuldade de aprendizagem. Esta dificuldade pode ser reduzida com a utilização de um simulador.

O objetivo deste trabalho é revisar as ferramentas de ensino disponíveis, suas características principais e as carências de funcionalidades nas ferramentas disponíveis para melhorar o aprendizado dos conceitos de arquiteturas de computadores.

### **2 REFERENCIAL TEÓRICO**

A arquitetura de computadores é a ciência que estuda a parte física do computador, o *hardware*, ou seja, o conjunto de aparatos eletrônicos, peças e equipamentos que fazem o computador funcionar. Von Neumann desenvolveu os principais conceitos de arquiteturas de computadores e a máquina IAS, que ainda hoje é utilizada para demonstrar o funcionamento de um sistema computacional [1].

Os componentes básicos de um computador em nível arquitetural são: a Unidade Central de Processamento (CPU), responsável por executar os programas contidos na memória e controlar todos os dispositivos de entrada e saída; e a Memória Principal, responsável por armazenar os programas a serem executados, assim como dados a serem processados [1].

Com a evolução dos computadores, a grande diferença de velocidade entre a CPU e a memória tornou-se um obstáculo para o desempenho dos computadores. Uma das formas encontradas para tentar solucionar o problema, foi a utilização de um sistema de hierarquia de memórias, onde uma memória mais veloz fica mais próxima do processador, responsável por intermediar os acessos do processador na memória principal, denominada memória cache. A memória cache é responsável por armazenar temporariamente dados e instruções que possuem maior probabilidade de serem utilizados pelo processador, reduzindo assim o número de acessos a memória principal [2].

### 3 MATERIAIS E MÉTODOS (ou PROCEDIMENTO METODOLÓGICO)

Após uma pesquisa sobre simuladores que auxiliem na compreensão de tópicos do ensino de arquitetura de computadores, foram encontrados simuladores de memória cache, de memória principal e da arquitetura IAS. Dentre os simuladores de memória cache, destacam-se as ferramentas *KSH*, *MSCSim*, *DCMSim*, *Dinero III*, *Dinero IV*, *CacheSim*, *LBGCache* e *SMPCache* [2].

Sobre simuladores da arquitetura IAS foi encontrado apenas uma ferramenta, o *IASSim* [3]. Para simular diferentes tecnologias de fabricação de memória principal, salientam-se as ferramentas *DRAMsim* [4] e *DRAMSIm2* [5].

### 4 RESULTADOS e DISCUSSÃO

Em relação aos simuladores de memória cache encontrados, pôde-se verificar que nenhum deles simula o algoritmo de substituição LFU (*Least Recently Used*), apenas *Dinero IV* e *DCMSim* estão disponíveis para *download*. Praticamente todos os simuladores de memória cache possuem interface didática, com exceção dos simuladores *Dinero III*, *Dinero IV* e *CacheSim*. Já o simulador de memória principal *DRAMsim* simula uma variedade de tipos de tecnologias para memórias principais, incluindo SDRAM, DDR, DDR2, DRDRAM e FB-DIMM. O simulador *DRAMSIm2* simula apenas as tecnologias DDR2 e DDR3.

### 5 CONSIDERAÇÕES FINAIS

Através da pesquisa realizada, foi percebida a carência da existência de mais ferramentas que possam auxiliar no ensino sobre a arquitetura IAS, justamente pela dificuldade de se encontrar um simulador na web. Outro ponto a ser observado é que as ferramentas de simulação de memória cache precisam de uma interface mais intuitiva para se tornarem mais didáticas.

### REFERÊNCIAS

- [1] Burks, Arthur W., Herman H. Goldstine, and John von Neumann. "Preliminary Discussion of the Logical Design of an Electronic Computing Instrument." *The Institute for Advanced Study* (1946).
- [2] das Chagas Rodrigues, Jardel, Matheus Arleson Sales Xavier, and Otávio Alcântara de Lima Júnior. "Simuladores de Memória Cache: Um Estudo Comparativo e Sua Aplicabilidade na Educação." WEAC, 2014.
- [3] Fagin, Barry, and Dale Skrien. "IASSim: a programmable emulator for the princeton IAS/Von Neumann machine." *Proceedings of the 42nd ACM technical symposium on Computer science education*. ACM, 2011.
- [4] Wang, David, et al. "DRAMsim: a memory system simulator." *ACM SIGARCH Computer Architecture News* 33.4 (2005): 100-107.
- [5] Rosenfeld, Paul, Elliott Cooper-Balis, Bruce Jacob. "DRAMSIm2: A cycle accurate memory system simulator." *Computer Architecture Letters* 10.1 (2011): 16-19.